

電子回路（中間試験）

鎌倉 友男 May 29 2007

解答は、本日、<http://ew3.ee.uec.ac.jp> に掲載する予定である。

[問 1] 図 1(a) は n チャネル接合型 FET を用いた増幅の基本回路である。下記の文章の括弧内 (b) と (c) には式を、それ以外は数値を入れよ。ただし、数値は 3 桁目を四捨五入して有効数字 2 桁で表せ。

まず、入力側ではゲート-ソース間の電圧 V_{GS} は $V_{GS} = (a)$ V となる。一方、出力側では FET のドレーン-ソース間の電圧を V_{DS} として、 E_2 をこの V_{DS} と I_D , R を用いて表せば $E_2 = (b)$ である。 E_2 と R に数値を代入し、 I_D [mA] を求めると $I_D = (c)$ [mA] になる。

この式は、 $V_{DS} = 6$ V で $I_D = (d)$ mA, $V_{DS} = 0$ V で $I_D = (e)$ mA であるから、この 2 点を結んだ直線が負荷直線となる。図 (b) の特性曲線上に、この直線を重ねて描き、 $V_{GS} = (a)$ V の特性曲線との交点を求めると、点 K ($I_D \simeq 1.0$ mA, $V_{DS} \simeq 3.8$ V) が得られる。

この直線上で V_{GS} が -0.4 V から -0.8 V の範囲で変化すると、図 (b) から V_{DS} は (f) V から (g) V の間で変化する。すなわち、入力が (h) 倍増幅された出力信号が FET のドレーンから得られることになる。

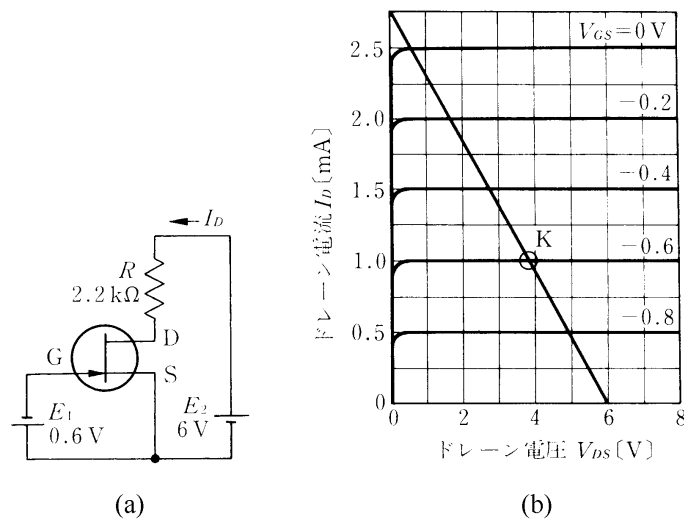


図 1: 問 1

[問 2] 図 2 の回路で、以下の小問に答えよ。ここで、 $R_1 = 56$ k Ω , $R_2 = 12$ k Ω , $R_C = 5.6$ k Ω , $R_E = 1$ k Ω , $R_L = 4.7$ k Ω , $h_{fe} = 170$, $h_{ie} = 4.35$ k Ω とする。

(1) 抵抗 R_1 , R_2 の役割は何か。(2) コンデンサ C_1 , C_2 の役割は何か。(3) 抵抗 R_E の役割は何か。(4) 簡易型等価回路を示せ。ただし、トランジスタの h パラメータは h_{fe} , h_{ie} , また 2 つのコンデンサの容量は十分大きいとする。(5) (4) の回路を用いて、電圧増幅度 A_v を求めよ。また、 A_v をデシベルで表せ。(6) (4) の回路から入力抵抗 R_i と出力抵抗 R_o を求めよ。

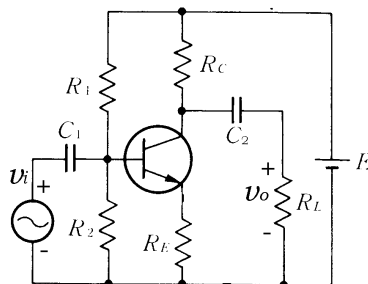


図 2: 問 2

平成 19 年度電子回路中間試験の解答

[問 1] (a) -0.6 (b) $RI_D + V_{DS}$ (c) $2.7 - 0.45V_{DS}$ (d) 0 (e) 2.7 (f) 2.7 (g) 4.9 (h) 5.5

[問 2] (1) 入力信号の大きさによってトランジスタのバイアス電流 I_B が変化しないよう, V_{BE} の値を一定に保つようにした抵抗 (ブリーダ抵抗) (2) 直流電流あるいは電圧をカットし, 交流信号を通すためのコンデンサ (結合コンデンサ) (3) 負帰還回路を形成し, I_C や I_E を一定に保ち, 回路の安定化を図る抵抗 (4) 省略 (5) h_{ie} に流れる電流を i_1 とすると, $v_i = h_{ie}i_1 + (1 + h_{fe})R_E i_1$, $v_o = -R_3 h_{fe} i_1$ で表される. ここで, R_3 は R_C と R_L の並列抵抗である. したがって, $A_v = v_o/v_i = -R_3 h_{fe} / \{h_{ie} + (1 + h_{fe})R_E\}$. 数値を代入すると, $A_v = -2.5$, これは 7.8 dB (逆位相). (6) R_i は R_1 と R_2 の並列抵抗を R_{12} として, この R_{12} と $v_i/i_1 = h_{ie} + (1 + h_{fe})R_E$ の並列抵抗. よって, $R_i = 9.4$ k Ω , 出力抵抗 R_o は h_{fe} の電流源が無限大の抵抗だから, 結局 $R_o = R_c$ となる. よって, $R_o = 5.6$ k Ω .